

CLIPPEDIMAGE= JP363161634A
PAT-NO: JP363161634A
DOCUMENT-IDENTIFIER: JP 63161634 A
TITLE: SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

PUBN-DATE: July 5, 1988

INVENTOR-INFORMATION:

NAME
KISHI, ATSUSHI

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP61314311
APPL-DATE: December 24, 1986

INT-CL (IPC): H01L021/60
US-CL-CURRENT: 257/773,257/786

ABSTRACT:

PURPOSE: To shorten the separation between an aluminum-pad electrode and an internal aluminum wiring group by arranging a slitty through-hole to the whole surface or only central section of a bonding surface in the aluminum-pad electrode in two dimensions.

CONSTITUTION: When an aluminum-pad electrode 4 is disposed just above an impurity diffusion layer 2, slitty through-holes 7 absorb the greater part of bonding stress generated at that time and are crushed when bonding work is conducted onto the aluminum-pad electrode 4. Consequently, the greater part of bonding stress is consumed on the surface of the aluminum-pad electrode 4, thus extremely reducing propagation force directed toward an aluminum leading-out conductor section 6 and the impurity diffusion layer 2 just under the section 6. That is, elongation in the transverse direction of the aluminum leading-out conductor section 6 is relaxed remarkably, and a junction shaped by the impurity diffusion layer 2 is protected from its own breakdown. Accordingly, a separation L between the aluminum leading-out conductor section 6

and an
adjacent internal aluminum wiring can be shortened.

COPYRIGHT: (C)1988,JPO&Japio

⑫ 公開特許公報(A)

昭63-161634

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)7月5日

H 01 L 21/60

6918-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 半導体集積回路装置

⑯ 特 願 昭61-314311

⑰ 出 願 昭61(1986)12月24日

⑱ 発 明 者 岸 淳 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
 ⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体集積回路装置

2. 特許請求の範囲

(1) 半導体基板と、前記半導体基板のフィールド絶縁膜上に互いに隣接して形成されるアルミ・パッド電極および内部アルミ配線群と、前記内部アルミ配線群の少なくとも一つと電気接続されるアルミ・パッド電極のアルミ引出導体部と、前記アルミ・パッド電極の面上に二次元配置されるスリット状の貫通孔とを備えることを特徴とする半導体集積回路装置。

(2) 前記スリット状の貫通孔がアルミ・パッド電極の全面にわたり格子または同心円状に配設されることを特徴とする特許請求の範囲第(1)項記載の半導体集積回路装置。

(3) 前記スリット状の貫通孔がアルミ・パッド電極の中央部に集中して格子または同心円状に配設

されることを特徴とする特許請求の範囲第(1)項記載の半導体集積回路装置。

(4) 前記スリット状の貫通孔がアルミ・パッド電極の全面にわたり異なる密度分布で格子または同心円状に配設されることを特徴とする特許請求の範囲第(1)項記載の半導体集積回路装置。

(5) 前記スリット状の貫通孔がアルミ・パッド電極の中央部に集中し異なる密度分布で格子または同心円状に配設されることを特徴とする特許請求の範囲第(1)項記載の半導体集積回路装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体集積回路装置に関し、特にアルミ・パッド電極の構造に関する。

(従来の技術)

従来、半導体集積回路装置のパッド電極にはアルミ材が多用され、また、半導体基板上では内部アルミ配線群と隣接して設けられる。周知の通り、パッド電極は半導体集積回路装置の外部引出電極

であって半導体基板の最上層に位置し組立ての際この面上にボンディング・ワイヤが熱圧着される。この熱圧着の際、アルミ・パッドの電極面およびそのアルミ引出導体部はボンディング応力の伝はん方向にそれぞれ伸長するので内部アルミ配線との接触を回避する必要上アルミ引出導体部は隣接する内部アルミ配線と20〜30 μ m程度離間して形成される。また、ボンディング応力により基板に形成された半導体素子の接合が破壊される場合も生じるのでアルミ・パッド電極は接合上を避けて設けられる。

(発明が解決しようとする問題点)

しかしながら、微細加工技術が進み半導体装置の高密度化および高速化が今日のように進展して来ると、能動素子を含む電子回路の縮小化の達成度には比べアルミ・パッド電極周辺の遅れが目立つようになりその対策が望まれている。すなわち、通常の内部アルミ配線の相互間距離が僅か3〜4 μ mにすぎないのにパッド電極との離間距離がその10倍にも達していること、および、パッド電

極の形成に場所的制約のあることが注目され始めており離間距離の縮小化および形成場所の制約問題の解決が強く望まれている。

(発明の目的)

本発明の目的は、上記の情況に鑑み、隣接する内部アルミ配線との離間距離を縮小化し得ると共に形成場所に制約を受けることなく構造のアルミ・パッド電極を有する半導体集積回路装置を提供することである。

(発明の構成)

本発明によれば、半導体集積回路装置は、半導体基板と、前記半導体基板のフィールド絶縁膜上に互いに隣接して形成されるアルミ・パッド電極および内部アルミ配線群と、前記内部アルミ配線群の少なくとも一つと電気接続されるアルミ・パッド電極のアルミ引出導体部と、前記アルミ・パッド電極の面上に二次元配置されるスリット状の貫通孔とを備えることを含む。

(問題点を解決するための手段)

すなわち、本発明によれば、アルミ・パッド電

極の面上にはスリット状の貫通孔が格子状または同心円状に二次元配置される。この場合、スリット状の貫通孔はパッド電極面の全面にわたって形成されていてもよいし中央部だけに集中していてもよい。また、密度分布が場所により異なってもよい。

(作用)

ここで、配設されたスリット状の貫通孔はアルミ・パッド電極にワイヤ・ボンディングが行なわれた際面上を伝はんするボンディング応力を受けてきわば潰れるように変形しこの応力を吸収するよう作用する。すなわち、アルミ・パッド電極の伸長を緩和すると共に下部組織に対してはスポンジ・クッションとしての効果を示す。従って、アルミ引出導体部と隣接する内部アルミ配線との離間距離を従来の1/2〜1/3に縮小すると共に接合上へのアルミ・パッド電極の形成を可能ならしめ得る。以下図面を参照して本発明を詳細に説明する。

(実施例)

第1図(a)および(b)は本発明の一実施例を示すアルミ・パッド電極近傍の平面図およびそのA-A'断面図である。本実施例によれば、本発明の半導体集積回路装置は、半導体基板1と、この基板に形成された不純物拡散層2およびフィールド絶縁膜3と、不純物拡散層2を含むフィールド絶縁膜3上に互いに隣接して形成されたアルミ・パッド電極4および内部アルミ配線群5と、内部アルミ配線の一つと電気接続されるアルミ・パッド電極4のアルミ引出導体部6と、アルミ・パッド電極4の全面にわたって配設されたスリット状の貫通孔7と、アルミ・パッド電極の絶縁保護膜8とを含む。すなわち、本実施例によれば、不純物拡散層2の直上にアルミ・パッド電極4が配設された場合が例示される。ここで、アルミ・パッド電極4上にボンディング作業が行なわれるとスリット状の貫通孔7はこの際生じるボンディング応力の大半を吸収して押し潰される。従って、ボンディング応力のほとんどはアルミ・パッド電極4の面上で消費されるのでアルミ引出導体部6

および直下の不純物拡散層2に向かう依はん勢力はきわめて小さなものとなる。すなわち、アルミ引出導体部6の横方向の伸長は著しく緩和された不純物拡散層2が形成する接合はその破壊から保護される。

第2図は本発明にかかるスリット状貫通孔のボンディング応力吸収状況図で、ボンディング・ワイヤ9が熱圧着された際スリット状の貫通孔7がボンディング応力を吸収して変形する様子を示したものである。このようにスリット状の貫通孔7の形成によりアルミ引出導体部6の横方向の伸長を緩和し且つ下部組織の接合を破壊から保護することができるので、アルミ引出導体部6と隣接する内部アルミ配線との離間距離Lを従来の1/2～1/3に短縮化すると共にアルミ・パッド電極4の形成場所に関する制約を実質的に解決し得る。

以上は円形のスリット状貫通孔を格子配列した場合を説明したが円形に限らず矩形、だ円形その他任意の形状に設定することも可能であり、また、二次元配列であれば格子に限らず同心円状として

もよく、場合によっては中央部にのみ配設してもよい。

第3図および第4図は本発明の他の実施例をそれぞれ示すアルミ・パッド電極近傍の平面図である。これら2つの実施例図には絶縁保護膜8が省略された以外は全て前実施例と共通符号が付されている。すなわち、第3図は円形のスリット状貫通孔7が同心円状に配置された場合であり、また、第4図は同様に中央部に集中して格子配列された場合をそれぞれ示したものである。以上の配設の仕方は個々の半導体装置の構造に合わせ適宜選択すればよいが、必要があれば形状の異なるスリット貫通孔を混在せしめることも、また、異なる密度分布で配設することもできる。

第5図は本発明のその他の実施例を示すアルミ・パッド電極近傍の平面図で、同じく絶縁保護膜8が省略されて示されている。このように形状を変え密度分布を異ならせると下部組織に対するボンディング応力の影響度を部分的に微妙に変えることができる。

(発明の効果)

以上詳細に説明したように、本発明によれば、アルミ・パッド電極のボンディング面の全面または中央部のみにスリット状の貫通孔を二次元配置することによりボンディングの発生する機械的応力を吸収してアルミ・パッド電極全体の伸長を緩和し得る他、接合その他の下部組織の破壊を有効に保護し得るので、アルミ・パッド電極とこれに隣接配置される内部アルミ配線群との離間距離を従来の1/2～1/3に短縮せしめ得るのみでなくアルミ・パッド電極の形成場所の制約問題を実質的に解決することができる。従って、電子回路の微細化技術と相俟って半導体集積回路装置の集積度向上に顕著なる効果を奏することが可能である。

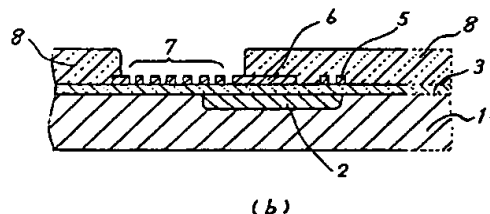
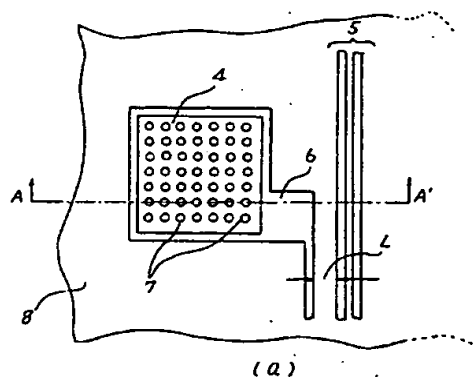
4. 図面の簡単な説明

第1図(a)および(b)は本発明の一実施例を示すアルミ・パッド電極近傍の平面図およびそのA-A'断面図、第2図は本発明にかかるスリ

ット状貫通孔のボンディング応力吸収状況図、第3図および第4図は本発明の他の実施例をそれぞれ示すアルミ・パッド電極近傍の平面図、第5図は本発明のその他の実施例を示すアルミ・パッド電極近傍の平面図である。

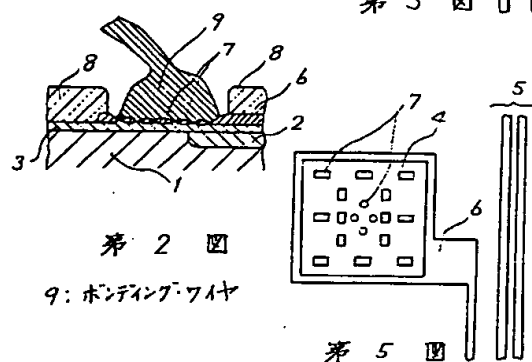
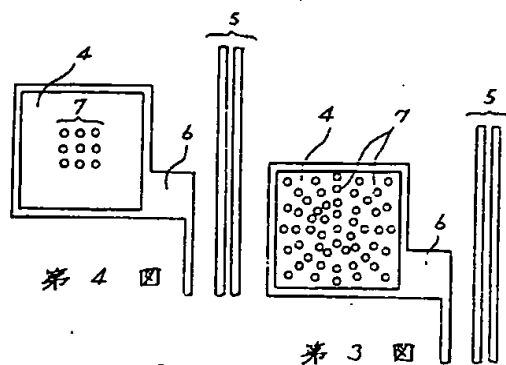
1……半導体基板、2……不純物拡散層、3……フィールド絶縁膜、4……アルミ・パッド電極、5……内部アルミ配線群、6……アルミ引出導体部、7……スリット状の貫通孔、8……絶縁保護膜、9……ボンディング・ワイヤ、L……離間距離。

代理人 弁理士 内 原 晋



第 1 図

- | | |
|--------------|-------------|
| 1: 半導体基板 | 6: アルミ引出導体部 |
| 2: 不純物拡散層 | 7: スロット状貫通孔 |
| 3: フィールド転送膜 | 8: 絶縁保護膜 |
| 4: アルミ・パッド電極 | L: 離間距離 |
| 5: 内部アルミ配線群 | |



第 2 図

- 9: ボンディング・ワイヤ

第 5 図